

Roll No

EE/EX-403 (GS)**B.Tech., IV Semester**

Examination, November 2023

Grading System (GS)**Digital Electronics and Logic Design (DELD)**

Time : Three Hours

Maximum Marks : 70

Note: i) Attempt any five questions.

किन्हीं पाँच प्रश्नों को हल कीजिए।

ii) All questions carry equal marks.

सभी प्रश्नों के समान अंक हैं।

iii) In case of any doubt or dispute the English version question should be treated as final.

किसी भी प्रकार के संदेह अथवा विवाद की स्थिति में अंग्रेजी भाषा के प्रश्न को अंतिम माना जायेगा।

1. a) Design 3-bit data even parity generator and checker.
3-बिट डाटा सम समता जनरेटर और चेकर डिज़ाइन करें।
- b) Simplify following Boolean expressions:
(i) $F(A,B,C,D) = \prod M(0,1,2,3,4,5,6,7,9,11)$ Using K-map.
निम्नलिखित बूलियन अभिव्यक्तियों को सरल बनाएं:
(i) $F(A,B,C,D) = \prod M(0,1,2,3,4,5,6,7,9,11)$ K-मैप का उपयोग करें।
2. a) Minimize the following functions by Tabular method-
 $F(A,B,C,D) = \sum m(1,3,7,11,15) + \sum d(0,2,5)$
निम्नलिखित कार्यों को सारणीबद्ध विधि द्वारा न्यूनतम करें।
 $F(A,B,C,D) = \sum m(1,3,7,11,15) + \sum d(0,2,5)$

- b) Give the general procedure with example for converting a multilevel AND-OR diagram into an all NAND diagram.
बहुस्तरीय AND-OR आरेख को संपूर्ण NAND आरेख में परिवर्तित करने की सामान्य प्रक्रिया उदाहरण सहित दीजिए।

3. a) Design Full-Adder using 2-half adder and an OR gate.
2-हाफ एडर और एक OR गेट का उपयोग करके फुल-एडर डिज़ाइन करें।
- b) Design 4 input priority encoder using combinational gates.
कॉम्बिनेशनल गेट्स का उपयोग करके 4 इनपुट प्राथमिकता एनकोडर डिज़ाइन करें।
4. a) For the Function $F(A,B,C,D) = \sum m(0, 1, 3, 4, 7, 8, 9, 11, 14, 15)$, define multiplexers implement using
फंक्शन $F(A,B,C,D) = \sum m(0, 1, 3, 4, 7, 8, 9, 11, 14, 15)$ के लिए, मल्टीप्लेक्सर्स को परिभाषित करें। उपयोग करके कार्यान्वित करें।
i) 4×1 MUX
ii) 2×1 MUX
- b) Draw the clocked Master-Slave J-K flip-flop configuration and explain how it removes race-around condition in J-K flip-flops?
क्लॉक किए गए मास्टर-स्लेव J-K फ्लिप-फ्लॉप कॉन्फिगरेशन को ड्रा करें और बताएं कि यह J-K फ्लिप-फ्लॉप में रेस-अराउंड स्थिति को कैसे हटाता है?

5. a) Differentiate between Latch and Flip-Flop. Analyzing the synchronous sequential circuit, where input and output equation are- $J_A = x$, $J_B = x$, $K_A = B'$, $K_B = A$, find- Logic diagram, state table, state equation, state diagram.
लैच और फ्लिप-फ्लॉप के बीच अंतर बताएं। सिंक्रोनस अनुक्रमिक सर्किट का विश्लेषण, जहाँ इनपुट और आउटपुट समीकरण हैं- $J_A = x$, $J_B = x$, $K_A = B'$, $K_B = A$, खोजें -लॉजिक आरेख, स्टेट तालिका, स्टेट समीकरण, स्टेट आरेख।
- b) Convert the SR F-F to JK F-F.
SR F-F को JK F-F में परिवर्तित करें।
6. a) Design a synchronous counter using JK flip-flop for the following input sequences :
0-1-2-4-5-6-0
निम्नलिखित इनपुट अनुक्रमों के लिए JK फ्लिप-फ्लॉप का उपयोग करके एक सिंक्रोनस काउंटर डिज़ाइन करें:
0-1-2-4-5-6-0
- b) With the help of diagram, explain the operation of universal shift register.
आरेख की सहायता से यूनिवर्सल शिफ्ट रजिस्टर की कार्यप्रणाली समझाइये।
7. a) Explain Moore type of synchronous sequential machine (FSM) using block diagram and suitable example.
ब्लॉक आरेख और उपयुक्त उदाहरण का उपयोग करके मूर प्रकार की सिंक्रोनस अनुक्रमिक मशीन (FSM) को समझाएं।
- b) Realize the full adder circuit using the PAL.
PAL का उपयोग करके पूर्ण योजक सर्किट को साकार करें।

8. a) Draw the basic circuit of a ROM cell and explain its working.
ROM सेल का मूल सर्किट बनाएं और इसकी कार्यप्रणाली समझाएं।
- b) With a neat diagram explain the operation of R-2R DAC.
एक साफ चित्र के साथ R-2R DAC के संचालन की व्याख्या करें।
